

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-66409

(P2010-66409A)

(43) 公開日 平成22年3月25日(2010.3.25)

(51) Int.Cl.			F I			テーマコード (参考)		
<b>G02B</b>	<b>23/24</b>	<b>(2006.01)</b>	G02B	23/24		B	2H040	
<b>A61B</b>	<b>1/04</b>	<b>(2006.01)</b>	A61B	1/04	370		4C061	
<b>H04N</b>	<b>7/18</b>	<b>(2006.01)</b>	G02B	23/24		A	5C054	
			H04N	7/18		M		

審査請求 未請求 請求項の数 6 O L (全 15 頁)

(21) 出願番号 特願2008-231310 (P2008-231310)  
 (22) 出願日 平成20年9月9日 (2008.9.9)

(71) 出願人 000000376  
 オリンパス株式会社  
 東京都渋谷区幡ヶ谷2丁目4番2号  
 (74) 代理人 100076233  
 弁理士 伊藤 進  
 (72) 発明者 山内 英巧  
 東京都渋谷区幡ヶ谷2丁目4番2号 オリンパス株式会社内  
 Fターム(参考) 2H040 DA11 DA21 GA02 GA05  
 4C061 AA29 BB01 CC06 DD03 JJ11  
 JJ17 LL02 NN01 SS03 SS05  
 5C054 CC07 HA12

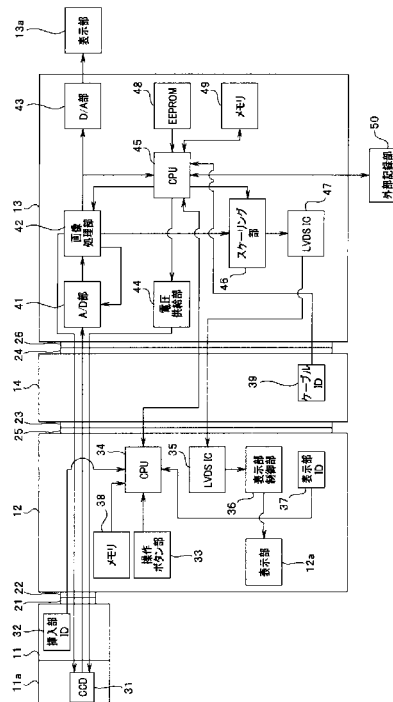
(54) 【発明の名称】 内視鏡装置

(57) 【要約】

【課題】先端部に設けられた撮像素子に供給する電圧低下と、画像信号のサンプリングのタイミングのズレの問題を解消し、挿入部の長さを所望の長さに行ける内視鏡装置を実現する。

【解決手段】内視鏡装置1は、先端部にCCD31を有する挿入部11と、挿入部11に対して着脱可能な操作部12と、操作部12に着脱可能なケーブル14に対して着脱可能であって、挿入部11の挿入部IDとケーブル14のケーブルIDに基づいてCCD31への供給電圧を決定する供給電圧決定処理部と、挿入部11の挿入部IDとケーブル14のケーブルIDに基づいてCCD31の出力信号のサンプリングのタイミングとを決定するサンプリングタイミング決定処理部を含む本体部13とを有する。

【選択図】 図2



**【特許請求の範囲】****【請求項 1】**

先端部に撮像素子を有する挿入部と、  
該挿入部に対して着脱可能な中継部と、  
該中継部に着脱可能なケーブルに対して着脱可能であって、前記挿入部の挿入部識別情報と前記ケーブルのケーブル識別情報に基づいて前記撮像素子への供給電圧を決定する供給電圧決定処理部と、前記挿入部の挿入部識別情報と前記ケーブルのケーブル識別情報に基づいて前記撮像素子の出力信号のサンプリングのタイミングとを決定するサンプリングタイミング決定処理部とを含む本体部と、  
を有することを特徴とする内視鏡装置。

10

**【請求項 2】**

前記中継部は、表示部を有し、  
前記本体部は、前記表示部の表示部識別情報に基づいて、前記表示部に供給される画像信号に対するスケーリング処理を行うスケーリング処理部を有することを特徴とする請求項 1 に記載の内視鏡装置。

**【請求項 3】**

前記サンプリングタイミング決定処理部は、それぞれがサンプリングパルス信号を入力して所定の遅延時間だけ遅延させる複数のシフトレジスタを所定の順番に選択していき、選択されたシフトレジスタの中で指定されたシフトレジスタを選択することによって、前記撮像素子の出力信号の前記サンプリングのタイミングを決定することを特徴とする請求項 1 又は 2 に記載の内視鏡装置。

20

**【請求項 4】**

前記供給電圧決定処理部は、それぞれが入力電圧を所定の電圧変換を行うレギュレータを選択することによって、前記撮像素子への供給電圧を決定することを特徴とする請求項 1 から 3 のいずれか 1 項に記載の内視鏡装置。

**【請求項 5】**

前記中継部は、操作部であることを特徴とする請求項 1 から 4 のいずれか 1 項に記載の内視鏡装置。

**【請求項 6】**

前記挿入部識別情報は、前記挿入部に設けられた挿入部識別情報記憶部に記憶され、  
前記ケーブル識別情報は、前記ケーブルに設けられたケーブル識別情報記憶部に記憶され、  
前記本体部は、前記挿入部識別情報記憶部に記憶された前記挿入部識別情報を読み出し、かつ前記ケーブル識別情報記憶部に記憶された前記ケーブル識別情報を読み出すことを特徴とする請求項 1 から 5 のいずれか 1 項に記載の内視鏡装置。

30

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、内視鏡装置に関し、挿入部が着脱可能で、かつ本体部に接続されるケーブルも着脱可能な内視鏡装置に関する。

40

**【背景技術】****【0002】**

内視鏡装置は、工業分野及び医療分野において広く利用されている。内視鏡装置は、挿入部を有し、挿入部を被検体内部に挿入し、挿入部の先端に設けられた撮像装置により、被検体内を観察することができる。

特に、工業分野では被検体が高所にあつたり、大きかつたりする等、内視鏡装置は種々の環境において使用されるため、内視鏡装置は、使用環境に応じて挿入部が所望の長さを有することが望ましい。

そこで、挿入部が、本体装置から着脱可能な内視鏡装置が提案されている（例えば、特許文献 1 参照）。

50

【特許文献 1】特開2007-151991号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかし、上記提案に係る内視鏡装置においても、挿入部と本体間のケーブル長には、制限があった。すなわち、上記提案に係る内視鏡装置においても、ケーブル長の長さも自由な長さにする事ができなかった。

【0004】

これは、挿入部の先端部に設けられた撮像素子に供給する電圧が低下したり、画像信号のサンプリングのタイミングのズレが生じたりするからである。

10

【0005】

従って、先端部に設けられた撮像素子に供給する電圧低下と、サンプリングタイミングのズレの問題のため、挿入部の長さを所望の長さにできないという問題があった。結果として、所望の長さの挿入部にすることができないため、ユーザにとって、内視鏡装置の使い勝手が悪い場合があった。

【0006】

そこで、本発明は、以上の問題に鑑みてなされたもので、先端部に設けられた撮像素子に供給する電圧低下と、画像信号のサンプリングのタイミングのズレの問題を解消し、挿入部の長さを所望の長さにできる内視鏡装置を提供することを目的とする。

20

【課題を解決するための手段】

【0007】

本発明の一態様に係る内視鏡装置は、先端部に撮像素子を有する挿入部と、該挿入部に対して着脱可能な中継部と、該中継部に着脱可能なケーブルに対して着脱可能であって、前記挿入部の挿入部識別情報と前記ケーブルのケーブル識別情報に基づいて前記撮像素子への供給電圧を決定する供給電圧決定処理部と、前記挿入部の挿入部識別情報と前記ケーブルのケーブル識別情報に基づいて前記撮像素子の出力信号のサンプリングのタイミングとを決定するサンプリングタイミング決定処理部とを含む本体部と、を有する。

【発明の効果】

【0008】

本発明によれば、先端部に設けられた撮像素子に供給する電圧低下と、画像信号のサンプリングのタイミングのズレの問題を解消し、挿入部の長さを所望の長さにできる内視鏡装置を実現することができる。

30

【発明を実施するための最良の形態】

【0009】

以下、本発明の実施の形態につき、図面を用いて説明する。

(構成)

図1は、本発明の実施の形態に係る内視鏡装置の外観図である。内視鏡装置1は、挿入部11と、操作部12と、本体部13と、操作部12と本体部13を接続するケーブル14を含んで構成されている。

【0010】

40

挿入部11の先端側には、湾曲部が設けられ、その湾曲部の湾曲動作により、湾曲部よりも先端側の先端部11aに設けられたCCDの撮像方向を所望の方向に向けて観察対象を容易に観察できるようになっている。先端部11aには、光学アダプタ15が装着可能になっている。

【0011】

挿入部11と本体部13に対する中継部としての操作部12には、表示部12aが設けられており、ユーザは、操作部12を把持して各種操作ボタンを操作しながら、手元において、内視鏡画像を見ることができる。さらに、本体部13にも、表示部13aが設けられており、本体部13においても、ユーザは、内視鏡画像を見ることができる。

【0012】

50

また、挿入部 1 1 の基端側には、コネクタ 2 1 が設けられている。中継部としての操作部 1 2 には、コネクタ 2 1 を着脱自在に接続可能なコネクタ 2 2 が設けられている。よって、挿入部 1 1 は、操作部 1 2 に対して着脱可能である。さらに、ケーブル 1 4 の両端には、コネクタ 2 3 と 2 4 が設けられている。コネクタ 2 3 は、操作部 1 2 に設けられたコネクタ 2 5 と着脱自在に接続可能となっている。また、コネクタ 2 4 は、本体部 1 3 に設けられたコネクタ 2 6 と着脱自在に接続可能となっている。よって、操作部 1 2 に着脱可能なケーブル 1 4 は、本体部 1 3 に対して着脱可能となっている。

#### 【 0 0 1 3 】

工業分野では、被検体が種々の大きさであったり、被検体のある場所が高所であったりするため、内視鏡装置 1 の使用環境は大きく異なる。そのため、それぞれ使用環境に合った長さの挿入部 1 1 及びケーブル 1 4 が使用できるように、挿入部 1 1 とケーブル 1 4 は、それぞれ種々の長さのものが予め用意されており、ユーザは使用環境に応じて、適切な長さの挿入部 1 1 とケーブル 1 4 を選択して、操作部 1 2 及び本体部 1 3 に装着する。

10

#### 【 0 0 1 4 】

図 2 は、内視鏡装置 1 の内部構成の例を示す模式的なブロック図である。図 1 と同じ構成要素については、同じ符号を付し、説明は省略する。

図 2 に示すように、先端部 1 1 a は、撮像素子である CCD 3 1 を有する。さらに、挿入部 1 1 の基端側には、挿入部 1 1 の識別のための識別情報である挿入部 ID を保持する挿入部 ID 部 3 2 が設けられている。挿入部 ID は、挿入部 1 1 の長さに対応した ID である。挿入部 ID 部 3 2 は、挿入部 ID を記憶する挿入部 ID 記憶部である。

20

#### 【 0 0 1 5 】

操作部 1 2 は、フリーズ等の指示を与える各種ボタンからなる操作ボタン部 3 3 と、CPU 3 4 と、LVDS規格に基づく通信のための通信回路である LVDSIC 部 3 5 と、表示部 1 2 a の制御を行う表示部制御部 3 6 と、表示部 1 2 a の識別のための識別情報である表示部 ID を保持する表示部 ID 部 3 7 と、メモリ 3 8 とを含む。表示部 ID は、表示部 1 2 a の出力画像の画面サイズに対応した ID である。表示部 ID 部 3 7 は、表示部 ID を記憶する表示部 ID 記憶部である。メモリ 3 8 は、ROM 及び RAM から構成され、CPU 3 4 が実行する、後述する処理のためのプログラムを記憶する。

#### 【 0 0 1 6 】

ケーブル 1 4 は、ケーブル 1 4 の識別のための識別情報であるケーブル ID を保持するケーブル ID 部 3 9 を含む。ケーブル ID は、ケーブル 1 4 の長さに対応した ID である。ケーブル ID 部 3 9 は、ケーブル ID を記憶するケーブル ID 記憶部である。

30

#### 【 0 0 1 7 】

本体部 1 3 は、A/D変換回路である A/D 部 4 1 と、画像処理部 4 2 と、D/A変換回路である D/A 部 4 3 と、電圧供給部 4 4 と、CPU 4 5 と、スケーリング部 4 6 と、LVDS規格に基づく通信のための通信回路である LVDSIC 部 4 7 と、不揮発性メモリである EEPROM 4 8 と、メモリ 4 9 とを含んで構成されている。さらに、本体部 1 3 には、表示部 1 3 a が接続されている。また、本体部 1 3 には、静止画及び動画の内視鏡画像を記録するための外部記録部 5 0 も、設けられている。外部記録部 5 0 は、ハードディスク装置、本体部 1 3 に対して着脱可能なメモリーカード等の記憶装置である。

40

#### 【 0 0 1 8 】

内視鏡装置 1 のユーザは、操作部 1 2 の操作ボタン部 3 3 を操作しながら、挿入部 1 1 を被検体内部へ挿入する。操作ボタン部 3 3 の操作信号は、CPU 3 4 に入力され、CPU 3 4 は、操作信号に応じた、例えば湾曲制御等の制御を行うと共に、本体部 1 3 へ例えばフリーズ信号等の撮影指示信号の送信を行う。

#### 【 0 0 1 9 】

CCD 3 1 には、電源として所定の電圧が電圧供給部 4 4 から供給される。電圧供給部 4 4 は、後述するような複数のレギュレータ回路を含んで構成され、複数の電圧レベルの電圧を出力することができる。

#### 【 0 0 2 0 】

50

CCD 3 1 は、画像処理部 4 2 とも接続されており、画像処理部 4 2 からの駆動信号に基づいて駆動される。CCD 3 1 で得られた画像信号は、挿入部 1 1、操作部 1 2 及びケーブル 1 4 を介して、A/D部 4 1 に供給される。

A/D部 4 1 は、画像処理部 4 2 によって駆動され、A/D部 4 1 でデジタル信号に変換された画像信号は、画像処理部 4 2 に供給される。画像処理部 4 2 は、A/D部 4 1 へ、画像信号のサンプリングを行うためのサンプリングパルス信号を供給する。画像処理部 4 2 は、後述するようなサンプリングパルス遅延回路 4 2 a ( 図 4 参照 ) を含み、サンプリングパルス信号を、所定の時間だけ遅延させることができる。

画像処理部 4 2 は、本体部 1 3 のCPU 4 5 により制御されて画像処理した画像信号をD/A部 4 3 を介して表示部 1 3 a に出力する。

10

【 0 0 2 1 】

また、EEPROM 4 8 は、後述するような、電圧供給部 4 4、画像処理部 4 2、及びスケール部 4 6 を制御するための、各種データを記憶する、複数のテーブルデータを記憶する。

【 0 0 2 2 】

メモリ 4 9 は、ROM及びRAMから構成され、CPU 4 5 が実行する、後述する処理を行うためのプログラムを記憶する。

【 0 0 2 3 】

画像処理部 4 2 の画像信号は、スケール部 4 6 にも供給されている。CPU 4 5 は、表示部 1 2 a に供給される画像信号に対して、表示部 1 2 a に応じたスケール処理を行うように、スケール部 4 6 を制御する。

20

【 0 0 2 4 】

スケール部 4 6 でスケール処理された画像信号は、LVDSIC部 4 7 を介して、シリアル信号形式で、操作部 1 2 のLVDSIC部 3 5 に伝送される。LVDSIC部 3 5 は、受信した画像信号をパラレル信号形式に変換して、表示部制御部 3 6 に供給する。その結果、操作部 1 2 の表示部 1 2 a に内視鏡画像が表示される。

挿入部ID部 3 2、表示部ID部 3 7 及びケーブルID部 3 9 は、不揮発性メモリである。

【 0 0 2 5 】

図 3 は、電圧供給部 4 4 の構成例を示すブロック図である。電圧供給部 4 4 は、ここでは、それぞれが所定の電圧変換を行う、7つのレギュレータ 1 から 7 を有する。レギュレータ 1、2、4、6 には、バッテリー等の主電源からの電力が供給される。レギュレータ 1 は、操作部 1 2 と本体部 1 3 の電源を生成する電源IC 4 4 a である。

30

【 0 0 2 6 】

レギュレータ 2、4、6 は、第 1 レギュレータ群 4 4 b を構成し、レギュレータ 3、5、7 は、第 2 レギュレータ群 4 4 c を構成する。第 1 レギュレータ 4 4 b 群は、主電源の電圧を入力して、CPU 4 5 からの制御信号に基づいて、所定の電圧変換を行って第 2 レギュレータ 4 4 c 群へ変換した電圧を出力する。第 2 レギュレータ 4 4 c 群は、第 1 レギュレータ群 4 4 b の出力電圧を入力して、CPU 4 5 からの制御信号に基づいて、所定の電圧変換を行って CCD 3 1 への電源電圧を生成して供給する。

【 0 0 2 7 】

40

例えば、第 1 レギュレータ群 4 4 b のレギュレータ 2 は、主電源の電圧 1.2V を 1.0V に変換し、レギュレータ 4 は、主電源の電圧 1.2V を 8V に変換し、レギュレータ 6 は、主電源の電圧 1.2V を 6V に変換する。

同様に、第 2 レギュレータ群 4 4 c のレギュレータ 3 は、第 1 レギュレータ群 4 4 b の出力電圧を 1.5V に低下させるように変換し、レギュレータ 5 は、第 1 レギュレータ群 4 4 b の出力電圧を 1.0V に低下させるように変換し、レギュレータ 7 は、第 1 レギュレータ群 4 4 b の出力電圧を 0.5V に低下させるように変換する。

【 0 0 2 8 】

このように、第 1 レギュレータ群 4 4 b のレギュレータは、第 2 レギュレータ群 4 4 c のレギュレータよりも、入力電圧と出力電圧の差が大きい、すなわち、大きな電圧変換を

50

行うように構成されている。

【0029】

CPU 4 5 からの制御信号は、第 1 レギュレータ群 4 4 b の中の一つのレギュレータを選択し、第 2 レギュレータ群 4 4 c の中の一つのレギュレータを選択する。その結果、第 1 レギュレータ群 4 4 b の一つのレギュレータの出力が、第 2 レギュレータ群 4 4 c の一つのレギュレータに入力され、選択されたレギュレータの組み合わせにより、所望の値の出力電圧を、CCD 3 1 に供給することができる。

【0030】

なお、ここでは、2つのレギュレータ群の例であるが、3つ以上あってもよく、また、各レギュレータ群内のレギュレータの数も、2あるいは4以上あってもよい。さらに、第 1 と第 2 のレギュレータ群の配置は逆でもよい、すなわち、第 2 レギュレータ群の出力が第 1 レギュレータ群の入力となるように配置してもよい。

10

【0031】

図 4 は、画像処理部 4 2 のサンプリングパルス遅延回路 4 2 a の構成例を示すブロック図である。サンプリングパルス遅延回路 4 2 a は、第 1 シフトレジスタ群 4 2 b と、第 2 シフトレジスタ群 4 2 c とを含んで構成される。

【0032】

第 1 シフトレジスタ群 4 2 b は、第 1、第 2 及び第 3 のシフトレジスタを含み、それぞれにサンプリングパルス信号が入力される。

第 2 シフトレジスタ群 4 2 c は、第 4、第 5 及び第 6 のシフトレジスタを含み、第 1 シフトレジスタ群の出力が入力される。

20

例えば、第 1 シフトレジスタ群 4 2 b の第 1 シフトレジスタは、入力されたサンプリングパルス信号を、5 ms の時間だけ遅延させ、第 2 シフトレジスタは、入力されたサンプリングパルス信号を、10 ms の時間だけ遅延させ、第 3 シフトレジスタは、入力されたサンプリングパルス信号を、15 ms の時間だけ遅延させる。

【0033】

同様に、第 2 シフトレジスタ群 4 2 c の第 4 シフトレジスタは、入力されたサンプリングパルス信号を、1 ms の時間だけ遅延させ、第 5 シフトレジスタは、入力されたサンプリングパルス信号を、2 ms の時間だけ遅延させ、第 6 シフトレジスタは、入力されたサンプリングパルス信号を、3 ms の時間だけ遅延させる。

30

【0034】

このように、第 1 シフトレジスタ群 4 2 b のシフトレジスタは、第 2 シフトレジスタ群 4 2 c のシフトレジスタよりも、入力されたサンプリングパルス信号に対する遅延量が大きい、すなわち、大きな時間遅延を行うように構成されている。

【0035】

CPU 4 5 からの制御信号は、第 1 シフトレジスタ群 4 2 b の中の一つのシフトレジスタを選択し、第 2 シフトレジスタ群 4 2 c の中の一つのシフトレジスタを選択する。その結果、第 1 シフトレジスタ群 4 2 b の一つのシフトレジスタの出力が、第 2 シフトレジスタ群 4 2 c の一つのシフトレジスタに入力され、選択されたシフトレジスタの組み合わせにより、所望の量だけ遅延したサンプリングパルス信号を、A/D部 4 1 に供給することができる。

40

【0036】

なお、ここでは、2つのシフトレジスタ群の例であるが、3つ以上あってもよく、また、各シフトレジスタ群内のシフトレジスタの数も、2あるいは4以上あってもよい。さらに、第 1 と第 2 のシフトレジスタ群の配置は逆でもよい、すなわち、第 2 シフトレジスタ群の出力が第 1 シフトレジスタ群の入力となるように配置してもよい。

【0037】

EEPROM 4 8 に記憶される 3 つのテーブルは、図 5 から図 7 に示すようなテーブルデータである。

図 5 は、CCD 3 1 への適切な電圧値の供給電圧を決定するためのレギュレータ選択テ

50

ブルデータの例を示す図である。CPU 4 5 は、挿入部IDとケーブルIDから、レギュレータ選択テーブル 6 1 に基づいて、レギュレータの組み合わせを決定し、決定された組み合わせの2つのレギュレータを選択する制御信号を、電圧供給部 4 4 へ出力する。

【 0 0 3 8 】

従って、図 5 は、挿入部IDとケーブルIDのそれぞれのIDの組み合わせに応じて、第 1 レギュレータ群 4 4 b の中から選択されるレギュレータと、第 2 レギュレータ群 4 4 c の中から選択されるレギュレータのデータが記憶されている。

【 0 0 3 9 】

図 6 は、A/D部 4 1 へ適切なサンプリングパルス信号を供給するためのシフトレジスタ選択テーブルデータの例を示す図である。CPU 4 5 は、挿入部IDとケーブルIDから、シフトレジスタ選択テーブル 6 2 に基づいて、シフトレジスタの組み合わせを決定し、決定された組み合わせの2つのシフトレジスタを選択する制御信号を、画像処理部 4 2 のサンプリングパルス遅延回路 4 2 a へ出力する。

10

【 0 0 4 0 】

従って、図 6 は、挿入部IDとケーブルIDのそれぞれのIDの組み合わせに応じて、第 1 シフトレジスタ群 4 2 b の中から選択されるシフトレジスタと、第 2 シフトレジスタ群 4 2 c の中から選択されるシフトレジスタのデータが記憶されている。

【 0 0 4 1 】

図 7 は、スケーリング部 4 6 に適切なスケーリング処理をさせるようにするための出力画像サイズ選択テーブルデータの例を示す図である。CPU 4 5 は、表示部IDから、画面サイズ選択テーブル 6 3 に基づいて、画面サイズを決定し、決定された画面サイズにスケーリングする制御信号を、スケーリング部 4 6 へ出力する。

20

これらの3つのテーブルデータの利用の態様は、次の動作の説明において説明する。

【 0 0 4 2 】

(動作)

次に、内視鏡装置 1 の動作を説明する。

内視鏡装置 1 の電源スイッチがオンされると、CPU 3 4 と 4 5 が、それぞれ図 8 と図 9 に示す処理を実行する。図 8 は、内視鏡装置 1 の電源がオン時の操作部 1 2 のCPU 3 4 の処理の流れの例を示すフローチャートである。図 9 は、内視鏡装置 1 の電源がオン時の本体部 1 3 のCPU 4 5 の処理の流れの例を示すフローチャートである。

30

【 0 0 4 3 】

まず、操作部 1 2 のCPU 3 4 の動作について説明する。図 8 の処理プログラムは、メモリ 3 8 に記憶され、CPU 3 4 によって読み出されて実行される。

内視鏡装置 1 の電源がオンになると、操作部 1 2 のCPU 3 4 は、挿入部ID部 3 2 から挿入部IDを、表示部ID部 3 7 から表示部IDを、読み込む(ステップS1)。

【 0 0 4 4 】

CPU 3 4 は、読み込んだ挿入部IDと表示部IDの情報を本体部のCPU 4 5 へ伝送する(ステップS2)。

【 0 0 4 5 】

次に、本体部 1 3 のCPU 4 5 の動作について説明する。図 9 の処理プログラムは、メモリ 4 9 に記憶され、CPU 4 5 によって読み出されて実行される。

40

内視鏡装置 1 の電源がオンになると、本体部 1 3 のCPU 4 5 は、ケーブル 1 4 のケーブルID部 3 9 からケーブルIDを読み込む(ステップS11)。

【 0 0 4 6 】

CPU 4 5 は、操作部 1 2 のCPU 3 4 と通信が可能か否かを判定する(ステップS12)。CPU 4 5 は、操作部 1 2 のCPU 3 4 との通信が不可能であれば、ステップS12でNOとなり、所定のエラー処理を実行する(ステップS13)。所定のエラー処理は、例えば、表示部 1 3 a に所定のエラーメッセージの表示をする等の処理である。

【 0 0 4 7 】

CPU 4 5 は、操作部 1 2 のCPU 3 4 との通信が可能であれば、ステップS12でYESとなり、

50

操作部 1 2 の CPU 3 4 から、挿入部 ID と表示部 ID の情報を取得する（ステップ S14）。この処理は、図 8 のステップ S2 に対応した処理である。

【 0 0 4 8 】

次に、CPU 4 5 は、取得した挿入部 ID、表示部 ID 及びケーブル ID の 3 つデータに対応する照合データが、EEPROM 4 8 に記憶された 3 つのテーブルデータにあるか否かの照合を行う（ステップ S15）。

【 0 0 4 9 】

3 つのテーブルデータは、上述した図 5 のレギュレータ選択テーブル 6 1、図 6 のシフトレジスタ選択テーブル 6 2 及び図 7 の画面サイズ選択テーブル 6 3 である。

対応する照合データが無ければ、ステップ S16 で NO となり、所定のエラー処理を行う（ステップ S17）。所定のエラー処理は、例えば、対応する照合データが無い旨のメッセージを表示する処理、等である。なお、対応する照合データがないときには、挿入部 1 1 の長さデータ等の入力をさせる画面を表示して、ユーザに、レギュレータ、シフトレジスタ、あるいは画面サイズを決定できるようにするためのデータ入力させるようにしてもよい。

10

【 0 0 5 0 】

ステップ S16 で照合データがあれば、ステップ S16 で YES となり、図 5 のレギュレータ選択テーブル 6 1 を参照して、挿入部 ID とケーブル ID の組み合わせに応じたレギュレータの組み合わせデータを取得して、電圧供給部 4 4 の最適出力電圧値の設定処理を実行する（ステップ S18）。ステップ S18 が、挿入部 ID とケーブル ID に基づいて CCD 3 1 への供給電圧を決定する供給電圧決定処理を行う供給電圧決定処理部を構成する。

20

【 0 0 5 1 】

上述したように、図 5 のレギュレータ選択テーブル 6 1 は、挿入部 ID とケーブル ID とから、2 つのレギュレータ群のそれぞれから選択されるレギュレータの組み合わせの情報が記憶されているテーブルデータである。

【 0 0 5 2 】

図 5 のテーブルデータのそれぞれは、挿入部 1 1 の長さ と ケーブル 1 4 の長さ に対して、CCD 3 1 へ印加される電圧値が適切になるように、電圧供給部 4 4 の出力電圧値をするためのレギュレータの組み合わせデータである。

【 0 0 5 3 】

例えば、挿入部 ID が S-1 であって、かつケーブル ID が K-1 の場合は、第 1 レギュレータ群 4 4 b からはレギュレータ 2 を選択し、第 2 レギュレータ群 4 4 c からはレギュレータ 3 を選択することを示している。同様に、挿入部 ID が S-2 であって、かつケーブル ID が K-3 の場合は、第 1 レギュレータ群 4 4 b からはレギュレータ 4 を選択し、第 2 レギュレータ群 4 4 c からはレギュレータ 7 を選択することを示している。このような 2 つのレギュレータ群のそれぞれからのレギュレータの選択を行うことにより、CCD 3 1 へ印加される電圧値が適切となる。

30

【 0 0 5 4 】

図 1 0 は、ステップ S18 における電圧供給部 4 4 の最適出力電圧値の設定処理の流れの例を示すフローチャートである。

40

【 0 0 5 5 】

CPU 4 5 は、レギュレータ選択テーブル 6 1 に基づいて、挿入部 ID とケーブル ID とから、2 つのレギュレータ群のそれぞれから選択されるレギュレータの組み合わせの情報である照合データを取得する（ステップ S21）。

【 0 0 5 6 】

そして、CPU 4 5 は、取得した照合データの中から、第 1 レギュレータ群 4 4 b から選択すなわち使用するレギュレータを選択し（ステップ S22）、取得した照合データの中から、第 2 レギュレータ群 4 4 c から選択すなわち使用するレギュレータを選択する（ステップ S23）。CPU 4 5 は、選択されたレギュレータをオンにし、選択されなかったレギュレータをオフにする制御信号を電圧供給部 4 4 に出力する。

50

## 【 0 0 5 7 】

図 9 に戻り、次に、図 6 のシフトレジスタ選択テーブル 6 2 を参照して、挿入部 ID とケーブル ID の組み合わせに応じたシフトレジスタの組み合わせデータを取得して、画像処理部 4 2 のサンプリングパルスをもっと最適化する最適化処理を実行する（ステップ S19）。具体的には、CCD 3 1 の出力信号をサンプリングするためのサンプリングパルス信号が最適な量だけ遅延するように、シフトレジスタの選択が行われる。ステップ S19 が、挿入部 ID とケーブル ID に基づいて CCD 3 1 の出力信号のサンプリングのタイミングとを決定するサンプリングタイミング決定処理を行うサンプリングタイミング決定処理部を構成する。

## 【 0 0 5 8 】

上述したように、図 6 は、挿入部 ID とケーブル ID とから、2 つのシフトレジスタ群のそれぞれから選択されるシフトレジスタの組み合わせの情報が記憶されているテーブルデータである。

10

## 【 0 0 5 9 】

図 6 のテーブルデータのそれぞれは、挿入部 1 1 の長さとかケーブル 1 4 の長さに対して、A/D 部 4 1 に対するサンプリングパルスが適切なタイミングになるように、画像処理部 4 2 のサンプリングパルス遅延回路 4 2 a のシフトレジスタの組み合わせデータである。

## 【 0 0 6 0 】

例えば、挿入部 ID が S-1 であって、かつケーブル ID が K-1 の場合は、第 1 シフトレジスタ群 4 2 b からは第 1 シフトレジスタを選択し、第 2 シフトレジスタ群 4 2 c からは第 4 シフトレジスタを選択することを示している。同様に、挿入部 ID が S-2 であって、かつケーブル ID が K-3 の場合は、第 1 シフトレジスタ群 4 2 b からは第 2 シフトレジスタを選択し、第 2 シフトレジスタ群 4 2 c からは第 6 シフトレジスタを選択することを示している。このような 2 つのシフトレジスタ群のそれぞれからのシフトレジスタの選択を行うことにより、A/D 部 4 1 のサンプリングパルスのタイミングが適切となる。

20

## 【 0 0 6 1 】

図 1 1 は、ステップ S19 におけるサンプリングパルスの最適化処理の流れの例を示すフローチャートである。

## 【 0 0 6 2 】

CPU 4 5 は、シフトレジスタ選択テーブル 6 2 に基づいて、挿入部 ID とケーブル ID とから、2 つのシフトレジスタ群のそれぞれから選択されるシフトレジスタの組み合わせの情報である照合データを取得する（ステップ S31）。

30

## 【 0 0 6 3 】

そして、CPU 4 5 は、取得した照合データの中から、第 1 シフトレジスタ群 4 2 b から選択すなわち使用するシフトレジスタを選択し（ステップ S32）、取得した照合データの中から、第 2 シフトレジスタ群 4 2 c から選択すなわち使用するシフトレジスタを選択する（ステップ S33）。CPU 4 5 は、選択されたシフトレジスタをオンにし、選択されなかったシフトレジスタをオフにする制御信号をサンプリングパルス遅延回路 4 2 a に出力する。

## 【 0 0 6 4 】

図 9 に戻り、次に、図 7 の画面サイズ選択テーブル 6 3 を参照して、表示部 ID に応じた画面サイズデータを取得して、スケーリング部 4 6 のスケーリングパラメータの設定処理を実行する（ステップ S20）。ステップ S20 が、表示部 ID に基づいて、表示部 1 2 a に供給される画像信号のスケーリング処理を行うスケーリングパラメータ設定処理部を構成する。

40

## 【 0 0 6 5 】

上述したように、図 7 の画面サイズ選択テーブル 6 3 に基づいて、表示部 ID とから、操作部 1 2 の表示部 1 2 a の画面サイズに合うスケーリング処理を行うためのテーブルデータである。

## 【 0 0 6 6 】

図 7 のテーブルデータのそれぞれは、表示部 1 2 a の画面サイズに対して、スケーリン

50

グ部 4 6 が適切なスケーリング処理の内容を示すデータである。

【 0 0 6 7 】

例えば、表示部H-1の場合は、表示部 1 2 a へ出力する画像データのサイズは、QVGAの規格サイズであることを示している。同様に、表示部IDがH-3の場合は、表示部 1 2 a へ出力する画像データのサイズは、XGAの規格サイズであることを示している。CPU 4 5 は、このような画像データのサイズの選択を行い、スケーリング部 4 6 にそのサイズに応じたスケーリング処理を行うように指示することにより、操作部 1 2 の表示部 1 2 a の画面サイズは、適切となる。画面サイズ情報は、画面の解像度情報ということもできる。

【 0 0 6 8 】

図 1 2 は、ステップS20におけるスケーリングパラメータの設定処理の流れの例を示すフローチャートである。

10

【 0 0 6 9 】

CPU 4 5 は、画面サイズ選択テーブル 6 3 は、表示部IDから、画面サイズの情報である照合データを取得する（ステップS41）。

【 0 0 7 0 】

そして、CPU 4 5 は、取得した照合データの画面サイズに合わせるためのデータを、スケーリング部 4 6 の所定のレジスタに設定する（ステップS32）。その結果、スケーリング部 4 6 は、設定されたデータに基づいて、スケーリング処理を行うので、表示部 1 2 a には、適切な画面サイズの画面が表示される。

【 0 0 7 1 】

20

以上のように、上述した実施の形態に係る内視鏡装置によれば、先端部に設けられたCCD 3 1 に供給する電圧低下がなく、CCD 3 1 に適切な電圧を供給でき、サンプリングパルス信号のサンプリングのタイミングのズレも生じない。よって、挿入部 1 1 とケーブル 1 4 の長さを所望の長さにでき、使い勝手のよい内視鏡装置を実現することができる。

【 0 0 7 2 】

次に、上述した実施の形態の変形例を説明する。

上述した内視鏡装置においては、サンプリングパルスの最適化処理では、挿入部IDとケーブルIDから、シフトレジスタ選択テーブル 6 2 に基づいて、2つのシフトレジスタ群のそれぞれから選択されるシフトレジスタの組み合わせを決定した。

【 0 0 7 3 】

30

本変形例では、2つのシフトレジスタ群のそれぞれにおいて、所定の順番に1つずつシフトレジスタを選択して、ユーザが表示部 1 2 a に表示された画像を見て、満足できる画像であると判定されたときの、シフトレジスタの組み合わせによりサンプリングパルス遅延回路 4 2 a が駆動されるようにしたものである。

【 0 0 7 4 】

図 1 3 は、この変形例の場合のCPU 4 5 の処理の流れの例を示すフローチャートである。図 1 3 の処理は、図 1 1 の処理に代えて実行される。なお、図 1 3 の処理は、第 1 及び第 2 シフトレジスタ群には、それぞれ3つのシフトレジスタがある場合の処理の例である。

【 0 0 7 5 】

40

まず、CPU 4 5 は、変数MとNをそれぞれ初期値の 1 に設定する（ステップS51）。

CPU 4 5 は、第 1 シフトレジスタ群 4 2 b のM番目のシフトレジスタを選択する（ステップS52）。すなわち、第 1 シフトレジスタ群 4 2 b の第 1 シフトレジスタが選択される。

【 0 0 7 6 】

そして、CPU 4 5 は、第 2 シフトレジスタ群 4 2 c のN番目のシフトレジスタを選択する（ステップS53）。すなわち、第 2 シフトレジスタ群 4 2 c の第 4 シフトレジスタが選択される。

【 0 0 7 7 】

ステップS52とS53における2つのシフトレジスタの選択の結果、表示部 1 2 a には、画像が表示されるので、その画像を見て、ユーザは、その表示された画像が、適切な表示画

50

像であるか否かを判定し、その結果を操作部 1 2 の操作ボタン部 3 3 を操作することによって入力する。

【0078】

その入力の結果、ユーザが画像はOKであると判定した場合、ステップS54でYESとなり、処理は、終了する。その結果、そのときのシフトレジスタの組み合わせによりサンプリングパルス遅延回路 4 2 a が駆動される。

【0079】

また、ユーザが画像はOKでない、すなわち表示画像は適切であるとは判定しなかった場合、ステップS54でNOとなり、次に、CPU 4 5 は、 $N=N+1$ の処理を行う（ステップS55）。

【0080】

そして、 $N=4$ か否かが判定される（ステップS56）。ステップS56でNOの場合すなわち $N=4$ でない場合は、第 1 シフトレジスタ群 4 2 b の一つのシフトレジスタに対して、第 2 シフトレジスタ群 4 2 c 内の全てのシフトレジスタの組み合わせの表示が終了していないことを意味する。よって、処理は、ステップS53に戻る。

【0081】

ステップS56でYESの場合すなわち $N=4$ の場合は、第 1 シフトレジスタ群 4 2 b の一つのシフトレジスタに対して、第 2 シフトレジスタ群 4 2 c 内の全てのシフトレジスタの組み合わせの表示が終了したことを意味する。よって、CPU 4 5 は、 $M=M+1$ の処理を行う（ステップS57）。

【0082】

そして、 $M=4$ か否かが判定される（ステップS58）。ステップS58でNOの場合すなわち $M=4$ でない場合は、第 1 シフトレジスタ群 4 2 b の全てのシフトレジスタに対して、第 2 シフトレジスタ群 4 2 c 内の全てのシフトレジスタとの組み合わせの表示が終了していないことを意味する。よって、処理は、ステップS52に戻る。

【0083】

ステップS58でYESの場合すなわち $M=4$ の場合は、第 1 シフトレジスタ群 4 2 b の全てのシフトレジスタのそれぞれに対して、第 2 シフトレジスタ群 4 2 c 内の全てのシフトレジスタとの組み合わせの表示が終了したことを意味する。よって、CPU 4 5 は、適切な画面サイズの画像が得られなかったことになるので、所定のメッセージ出力を行う（ステップS59）。

【0084】

以上のように、本変形例によれば、第 1 及び第 2 のシフトレジスタ群の中の各レジスタの組み合わせを順番に試して、画像表示が適切に行われたときのシフトレジスタの組み合わせが、サンプリングパルス遅延回路 4 2 a において利用される。より具体的には、それぞれがサンプリングパルス信号を入力して所定の遅延時間だけ遅延させる複数のシフトレジスタを所定の順番に選択していき、選択されたシフトレジスタの中で、ユーザにより画像が適切なサイズであるとして指定すなわち選択された 2 つのシフトレジスタを選択することによって、CCD 3 1 の出力信号のサンプリングのタイミングが決定される。

【0085】

上述した実施の形態およびその変形例に係る内視鏡装置によれば、先端部に設けられた撮像素子に供給する電圧低下と、画像信号のサンプリングのタイミングのズレの問題を解消し、挿入部の長さを所望の長さにできる。

【0086】

本発明は、上述した実施の形態に限定されるものではなく、本発明の要旨を変えない範囲において、種々の変更、改変等が可能である。

【図面の簡単な説明】

【0087】

【図 1】本発明の実施の形態に係る内視鏡装置の外観図である。

【図 2】本発明の実施の形態に係る内視鏡装置の内部構成の例を示す模式的なブロック図である。

10

20

30

40

50

【図 3】本発明の実施の形態に係る電圧供給部の構成例を示すブロック図である。

【図 4】本発明の実施の形態に係る、画像処理部のサンプリングパルス遅延回路の構成例を示すブロック図である。

【図 5】本発明の実施の形態に係る、CCDへの適切な電圧値の供給電圧を決定するためのレギュレータ選択テーブルデータの例を示す図である。

【図 6】本発明の実施の形態に係る、A/D部へ適切なサンプリングパルス信号を供給するためのシフトレジスタ選択テーブルデータの例を示す図である。

【図 7】本発明の実施の形態に係る、スケーリング部に適切なスケーリング処理をさせるようにするための画面サイズ選択テーブルデータの例を示す図である。

【図 8】本発明の実施の形態に係る、内視鏡装置の電源がオン時の操作部のCPUの処理の流れの例を示すフローチャートである。

10

【図 9】本発明の実施の形態に係る、内視鏡装置の電源がオン時の本体部のCPUの処理の流れの例を示すフローチャートである。

【図 10】本発明の実施の形態に係る、ステップS18における電圧供給部の最適出力電圧値の設定処理の流れの例を示すフローチャートである。

【図 11】本発明の実施の形態に係る、ステップS19におけるサンプリングパルスの最適化処理の流れの例を示すフローチャートである。

【図 12】本発明の実施の形態に係る、ステップS20におけるスケーリングパラメータの設定処理の流れの例を示すフローチャートである。

【図 13】本発明の実施の形態の変形例の場合のCPUの処理の流れの例を示すフローチャートである。

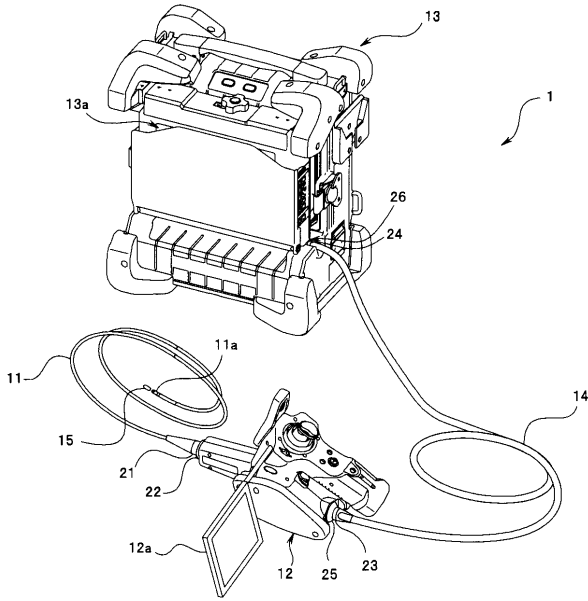
20

【符号の説明】

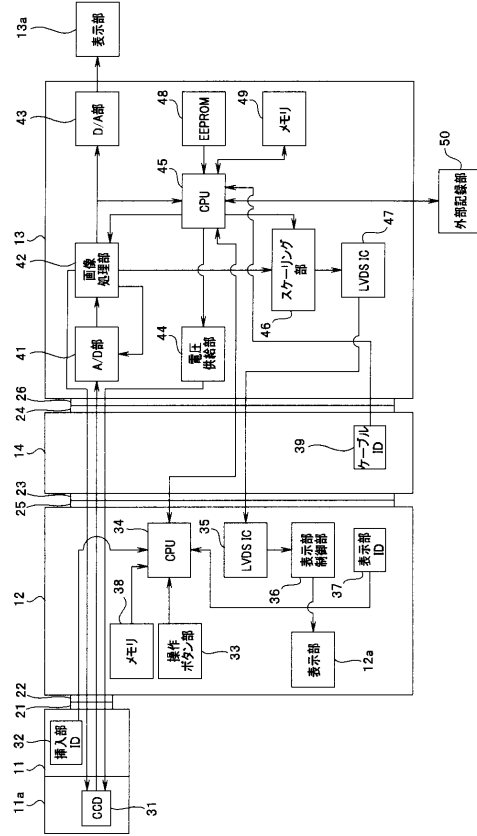
【0088】

1 内視鏡装置、11 挿入部、12 操作部、12a、13a 表示部、13 本体部、14 ケーブル、15 光学アダプタ、21~26 コネクタ、42a サンプリングパルス遅延回路、42b、42c シフトレジスタ群、44b、44c レギュレータ群、61 レギュレータ選択テーブル、62 シフトレジスタ選択テーブル、63 画面サイズ選択テーブル

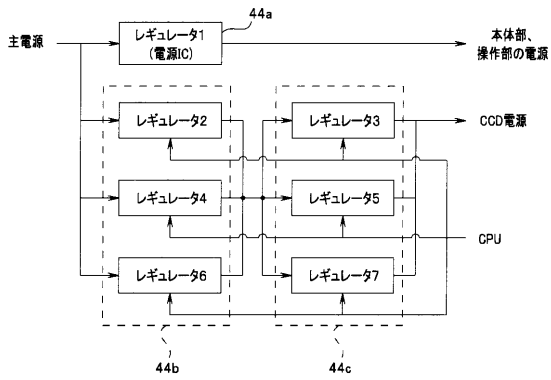
【 図 1 】



【 図 2 】



【 図 3 】

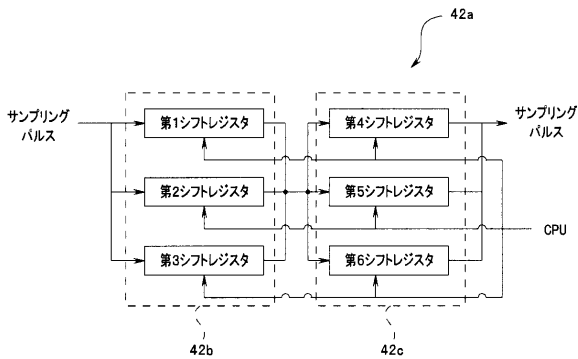


【 図 5 】

61

挿入部ID	ケーブルID	第1レギュレータ群の選択レギュレータ	第2レギュレータ群の選択レギュレータ
S-1	K-1	レギュレータ2	レギュレータ3
	K-2		レギュレータ5
	K-3		レギュレータ7
S-2	K-1	レギュレータ4	レギュレータ3
	K-2		レギュレータ5
	K-3		レギュレータ7
S-3	K-1	レギュレータ6	レギュレータ3
	K-2		レギュレータ5
	K-3		レギュレータ7

【 図 4 】



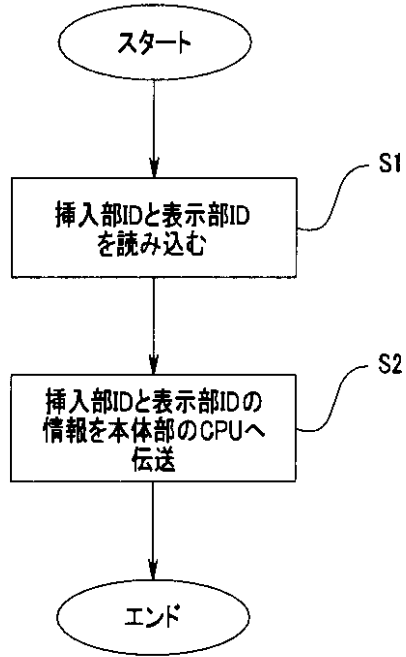
【 図 6 】

挿入部ID	ケーブルID	第1シフトレジスタ群の選択シフトレジスタ	第2シフトレジスタ群の選択シフトレジスタ
S-1	K-1	第1シフトレジスタ	第4シフトレジスタ
	K-2		第5シフトレジスタ
	K-3		第6シフトレジスタ
S-2	K-1	第2シフトレジスタ	第4シフトレジスタ
	K-2		第5シフトレジスタ
	K-3		第6シフトレジスタ
S-3	K-1	第3シフトレジスタ	第4シフトレジスタ
	K-2		第5シフトレジスタ
	K-3		第6シフトレジスタ

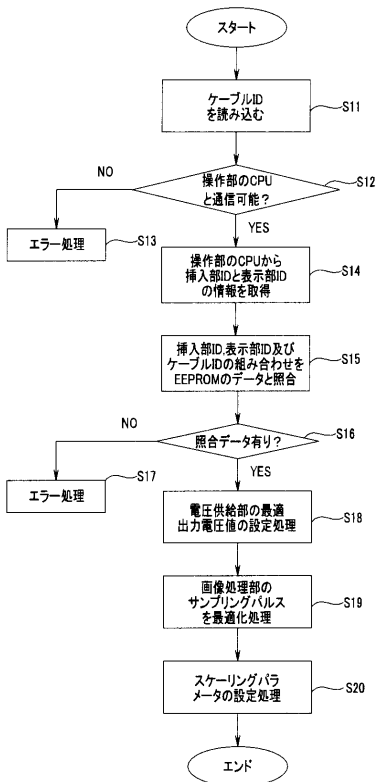
【 図 7 】

表示部ID	出力画像サイズ
H-1	QVGA
H-2	VGA
H-3	XGA

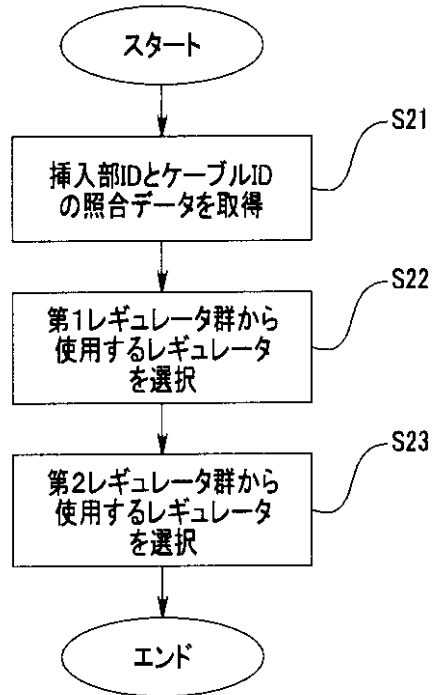
【 図 8 】



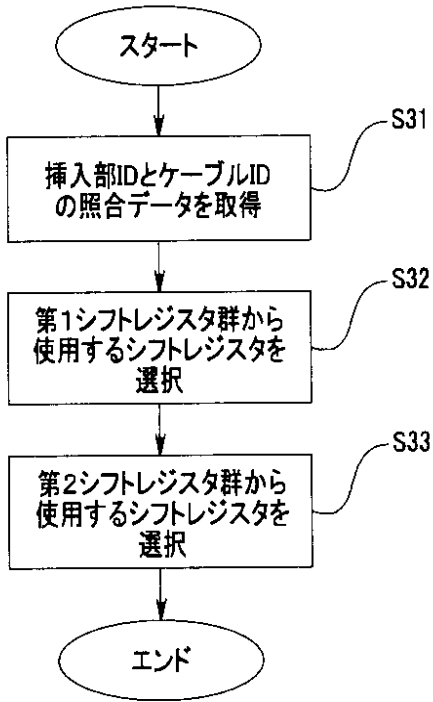
【 図 9 】



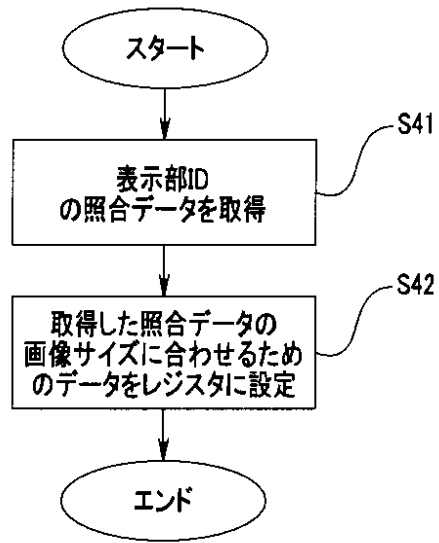
【 図 10 】



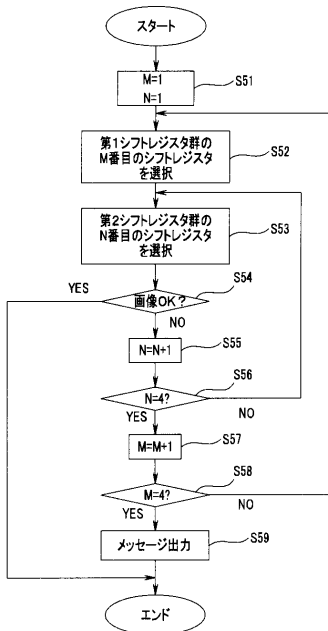
【 図 1 1 】



【 図 1 2 】



【 図 1 3 】



专利名称(译)	<无法获取翻译>		
公开(公告)号	<a href="#">JP2010066409A5</a>	公开(公告)日	2011-10-13
申请号	JP2008231310	申请日	2008-09-09
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯公司		
[标]发明人	山内英巧		
发明人	山内 英巧		
IPC分类号	G02B23/24 A61B1/04 H04N7/18		
FI分类号	G02B23/24.B A61B1/04.370 G02B23/24.A H04N7/18.M		
F-TERM分类号	2H040/DA11 2H040/DA21 2H040/GA02 2H040/GA05 4C061/AA29 4C061/BB01 4C061/CC06 4C061/DD03 4C061/JJ11 4C061/JJ17 4C061/LL02 4C061/NN01 4C061/SS03 4C061/SS05 5C054/CC07 5C054/HA12 4C161/AA29 4C161/BB01 4C161/CC06 4C161/DD03 4C161/JJ11 4C161/JJ17 4C161/LL02 4C161/NN01 4C161/SS03 4C161/SS05		
代理人(译)	伊藤 进		
其他公开文献	JP2010066409A JP5384887B2		

#### 摘要(译)

要解决的问题：通过解决提供给设置在尖端的成像装置的电压下降和图像信号的采样定时的偏移的问题，实现能够将插入部分的长度设定为期望长度的内窥镜装置。解决方案：内窥镜装置1包括：插入部分11，其尖端具有CCD 31；操作部12可拆卸地安装在插入部11上；主体部分13可拆卸地连接到可拆卸地连接到操作部分12的电缆14，并包括：电源电压确定处理部分，用于根据插入部分11的插入部分ID和电缆ID确定CCD31的供电电压。电缆14；采样定时决定处理部分，用于根据插入部分11的插入部分ID和电缆14的电缆ID，确定CCD31的输出信号的采样定时。